

⑯日本国特許庁
公開特許公報

⑮特許出願公開
昭53-149770

⑯Int. Cl.²
H 01 L 29/78
H 01 L 29/06

識別記号

⑯日本分類
99(5) E 3

府内整理番号
6603-5F
7514-5F

⑯公開 昭和53年(1978)12月27日
発明の数 1
審査請求 未請求

(全 5 頁)

⑯半導体装置

⑯特 願 昭52-65015
⑯出 願 昭52(1977)6月1日
⑯発明者 高木善之

門真市大字門真1006番地 松下
電器産業株式会社内

⑯出願人 松下電器産業株式会社
門真市大字門真1006番地
⑯代理人 弁理士 中尾敏男 外1名

明細書

1、発明の名称

半導体装置

2、特許請求の範囲

絶縁基体上に選択的に設けられた一導電型の不純物を含む半導体基板と、この半導体の不純物濃度よりも高い濃度の不純物を拡散した少なくとも4つの拡散領域と、前記半導体基板上に絶縁層を介して設けられたゲート電極とを具備し、前記4つの拡散領域のうち二者が前記半導体基板と同導電型、他の二者が前記半導体基板と逆導電型を示し、前記ゲート電極およびチャネル領域を共有したことと特徴とする半導体装置。

3、発明の詳細な説明

近年サファイア等の結晶性絶縁基体上にシリコン等の半導体をエピタキシャル成長させ、その半導体基板を利用してトランジスタを製造するSOS (Silicon on Sapphire) 技術が盛んになっていく。これは通常MOSトランジスタに於けるドレイン及び配線とにかかる寄生容量を減少させて

スイッチング特性を改善することが可能であるためである。

本発明は上述のSOS技術の公知の目的と全く別の特質に着眼してなされたもので、従来になかった単一のゲートで多機能を有するトランジスタを得るものである。以下に本発明の一実施例を図面とともに説明する。

第1図に示した半導体装置において、同図(a)は平面図、同図(b)はA-A'線による断面図、同図(c)はB-B'線による断面図である。サファイア等の絶縁基体1 上に一導電型のSi等の半導体基板2、3、4、5、6を設け、更にSiO₂等のゲート絶縁膜7を介してモリブデン等のゲート電極8を設ける。次にゲート絶縁膜7で覆われていない領域3、4にゲート電極8と整合するよう領域2と逆導電型高濃度拡散をほどこし、一方ゲート絶縁膜7で覆われていない領域5、6に領域2と同導電型高濃度拡散をほどこす。この後、ゲート電極8及び4つの拡散領域3、4、5、6にアルミ等により電極取出用配線を設ける。

以上により拡散領域3, 4をソース・ドレイン、8をゲート電極とするトランジスタT₁と、拡散領域5, 6をソース・ドレイン、8をゲート電極とするトランジスタT₂が完成した。トランジスタT₁はA-A断面によってオ1図(b)に示されたようソース・ドレインとなる拡散領域3, 4とチャネルとなる領域2とが逆導電型のエンハンストランジスタであり、トランジスタT₂はB-B断面によってオ1図(c)に示されたようソース・ドレインとなる拡散領域5, 6とチャネルとなる半導体基板2とが同導電型のデプレショントランジスタとなっていて、両者はそのゲート電極8及びチャネルとなる領域2を共有した構造となっていることが特徴である。

上記実施例の半導体装置について、さらに具体的にその構成を示し、単一のゲートで多機能を有するその特徴的な動作について詳しく説明する。

絶縁基板1には通常サファイアの(1102)結晶を用い、半導体基板2, 3, 4, 5, 6には膜厚0.6μm程度の結晶方位(100)のSIが適

デプレショントランジスタの構造をとっているので、ソース拡散領域5に対してゲート電極8とドレイン拡散領域6に負電圧を印加するとソース・ドレイン電流が増大し、ゲート電極8に正電位を印加するとチャネル領域2に空乏層が形成されトランジスタT₁はOFFとなる($V_P = +1.0V$)。

一方オ1図(a)のA-O-B線で示される断面、即ちN型拡散領域3と領域2とP型拡散領域5を含む断面をオ2図(a)に示して考察すると、N+・P+・Pの構造でかつP型基板(領域2)上にゲート電極8が設けられているのでいわゆるゲートコントロールダイオードとなっている。即ち拡散領域5に対して拡散領域3に正電位を加えゲート電位は正負任意に加えると、基板に発生したgeneration centerに帰因するgeneration-recombination current(発生再結合電流)が測定でき、半導体基板の物性面の解析に広く利用することが可能である。

また拡散領域5に対して拡散領域3に負電位を加えると、PN接合領域2-拡散領域3に順方向電位が与えられるのでその電位差が順方向耐圧

である。このSIでは結晶成長中もしくはその後に、N基板を得るには $1 \times 10^{15} \text{ cm}^{-3}$ のリンを、P基板を得るには $1 \times 10^{16} \text{ cm}^{-3}$ のボロンを添加すればよく、以下の説明ではP基板の場合について記述する。拡散領域3, 4にはゲート電極8と整合してN型の高濃度拡散を、拡散領域5, 6にはP型の高濃度拡散を行ない、その後に拡散領域3, 4, 5, 6及びゲート電極8にそれぞれ電極配線をほどこす。以上の工程は通常の酸化・拡散・エッチング・蒸着・フォトエッチ等の技術により容易に実現可能である。

オ1図(b)に示した拡散領域3, 4をソース・ドレインとするトランジスタT₁はNチャネルエンハンストランジスタの構造をとっているので、ソース拡散領域5に対してゲート電極8とドレイン拡散領域4に正電圧を印加すると、ゲート電位が閾値($V_T \approx 0.8V$)を越すときトランジスタT₁はONとなる。

一方、オ1図(c)に示した拡散領域5, 6をソース・ドレインとするトランジスタT₂はPチャネル

0.6V以上になれば拡散領域5から同3に順方向電流が流れる。今拡散領域5, 3をソース・ドレインと考えソース拡散領域5に対してドレイン拡散領域3に負電位 V_{DD} を与えると、オ2図(b)に示すような電位分布を示す。つまり高濃度で拡散された拡散領域3, 6は電圧降下が小さくほど与えられた電位を有し、低濃度である領域2は、ドレイン拡散領域3近傍ではPN接合順方向電位0.6Vだけ V_{DD} よりも小さい負電位を示しソース拡散領域5近傍ではそのソース拡散領域5と等しい電位を示すので、その間はほど一定の電位勾配を有する。今仮にゲート電位 V_G が0Vであれば、オ2図(b)に示すチャネルとなる領域2の表面電位とゼロ電位との差分だけが実効的ゲート電位として作用する。つまりPN接合近傍では $|V_{DD}| - 0.6V$ だけの正のゲート電位が印加されていることになりゲート電極直下の領域2にソース拡散領域5からドレイン拡散領域3に近づいて従って深く広がる空乏層を発生する。そして $|V_{DD}| - 0.6V$ の負電位が大きくなるほどPN接合近傍の空乏層が深くなり順方向

電流(ソース・ドレイン電流)が飽和する。

オ2図(c)では、ゲート電位に変調を与えた時の順方向電流の変調を示した。前記の説明から明らかのようにゲート電位を $V_g = +1$ V とすると空乏層はより大きくなり電流が飽和しやすくなり、 $V_g = -1$ V とすると空乏層は小さくなり電流が飽和しにくくなる。つまり、 V_g が十分大きい正電位を与えると順方向電流を十分小さくすることができ V_g が十分大きい負電位を選ぶと順方向電流を十分大きくすることができるので、ゲート電位をこの幅で変調するとこのPN接合素子に新しいスイッチング効果をもたせることができる。

上記のPN接合素子はSOS技術に於ける新しい可能性を示すもので、既に特許出願昭和61年30109号明細書等において本出願人等により提案されたものである。

本実施例の半導体装置は以上述べたように極めて簡単な構造で、エンハンスマードトランジスタ(T_1)、デブレショントランジスタ(T_2)、ゲートコントロールダイオード、新PN接合素子の四

種の機能を有したものである。

また以上の四機能は、単独で用いられるのみならず適当に組み合わせることも可能である。例えばオ1図の実施例について説明すると、P型に高濃度拡散された拡散領域8を接地し(電位V1)、N型に高濃度拡散された拡散領域3に正電位V2を与えておくと、P型の低濃度領域である領域2は接地電位V1になっているので、ゲート電極8がオ1図(b)に示したエンハンスマートランジスタ T_1 の閾値電位($V_T = 0.8$ V)よりも小さい場合にはゲート直下のチャネル形成領域(領域2)に反転層が生じず拡散領域3、4間にPN接合で分離され、一方、拡散領域5、6はオーミック接続されているので拡散領域6には接地電位V1が出力される。ゲート電位が十分 V_T を越える場合にはチャネル形成領域(領域2)に反転層が生じ拡散領域3、4間にONとなり、一方、拡散領域5、6は十分に広がった空乏層及び反転層によって分離されるので拡散領域4に電位V2が出力される。つまり拡散領域4と6を出力側とするとゲート電位によりV1または

はV2の信号を出力として選択することができる。

その他にもハンエンスマートランジスタ T_1 として動作させる際、拡散領域5又は6に適当に電圧を与えることによりバックゲートバイアスを与えたランジスタの閾値やソース・ドレイン電流の制御が可能である。また更にエンハンスマートランジスタ T_1 として動作させる際、拡散領域5と6間に電位差を設けることにより、形成されるチャネル幅を制御することができる等様々な機能を発揮することができる。

なおここでは半導体基板がP型である場合について述べたが、N型である場合も同様に実現できることとはいってもよい。

オ1図に示した実施例に対し、その平面的配置を変化させた他の実施例をオ3図に示す。同図(a)は平面図、同図(b)はC-C'線による断面図、同図(c)はD-D'線による断面図でありオ1図の実施例と同一の部分には同一の番号を付す。サファイアの絶縁基板1上の半導体基板2、3、4、5、6を設け、その上でゲート絶縁膜7を介してゲート電極

8を設け、さらに領域3、4に領域2と逆導電型高濃度拡散を行ない、領域5、6に領域2と同導電型高濃度拡散を行なう。即ち領域3、4をソース・ドレイン、8をゲート電極とするエンハンスマートランジスタと、領域5、6をソース・ドレイン、8をゲート電極とするデブレショントランジスタが完成し、両者はそのゲート電極8及びチャネルとなる領域2を共有している。

オ4図にさらに他の実施例を示すと、同図(a)は平面図、同図(b)はE-E'線による断面図である。サファイアの絶縁基板1上の半導体基板2、3、4、5、6にゲート絶縁膜7を介してゲート電極8を設け、ゲートに整合して領域3、4に領域2と逆導電型高濃度拡散を行ない、さらに領域5、6に領域2と同導電型高濃度拡散を行なう。上記工程で領域3、4の拡散は絶縁基板1の界面まで至らぬようとするが領域5、6については拡散の深さは任意である。以上により領域3、4をソース・ドレイン、8をゲート電極とするエンハンスマートランジスタと、領域5、6をソース・ドレイン

ン、8をゲート電極とするデブレッシュ・トランジスタが完成し、両者はそのゲート電極8とチャネルとなる領域2を共有している。

オ3図、オ4図に示した他の実施例は、オ1図に示した実施例とその平面的配置が異なるものの、前述の動作理論に関しては全く同一である。

上記実施例の半導体装置は、エンハンストランジスタとデブレッシュ・トランジスタのゲート電極およびチャネル領域を共有した極めて簡単な構造をとり、上記のエンハンストランジスタ、デブレッシュ・トランジスタとしての機能のみならずゲートコントロールダイオード、新PN接合素子として、また信号選択スイッチング素子、バックゲートバイアストランジスタ、チャネル制御トランジスタ等の各種の機能を有している。さらに上記のように独立の素子として用いる以外にも、例えばLSIチップに搭載し、その電気的特性を解説するモニタとする等有効に利用することが可能である。

以上のように本発明は、絶縁基体上に一導電型

特開昭53-149770(4)

低濃度不純物を含む半導体基板を選択的に設け、この半導体基板に少なくとも4つの高濃度不純物拡散領域を形成するとともに絶縁膜を介してゲート電極を設けてなり、前記4つの拡散領域のうち二者が半導体基板を同導電型、他の二者が半導体基板と逆導電型となしてゲート電極とチャネル領域とを共有させることにより、極めて簡単な構造で多機能を有する優れた半導体装置を提供するものである。

4. 図面の簡単な説明

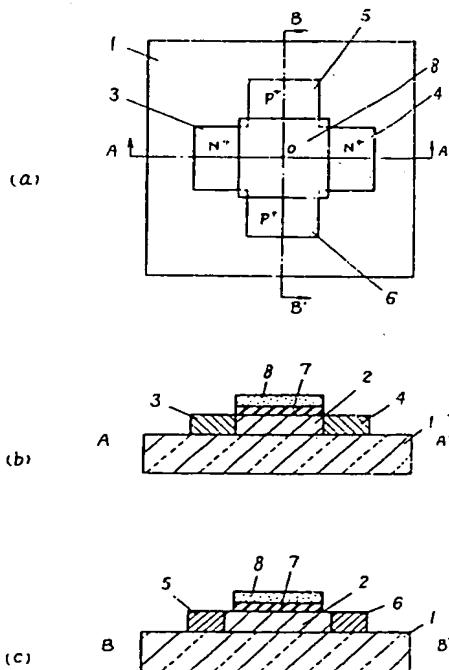
オ1図は本発明の半導体装置の一実施例を示し、(a)は平面図、(b)はA-A'線断面図、(c)はB-B'線断面図、オ2図(a)は上記実施例のA-O-B線断面図、同図(b)は電位分布図、同図(c)は電圧-電流特性線図、オ3図は他の実施例を示し(a)は平面図(b)はC-C'線断面図、(c)はD-D'線断面図、オ4図はさらに他の実施例で(a)は平面図、(b)はE-E'線断面図である。

1 ……絶縁基体、2 ……半導体基板のチャネルとなる領域(P型)、3，4 ……拡散領域(N型)

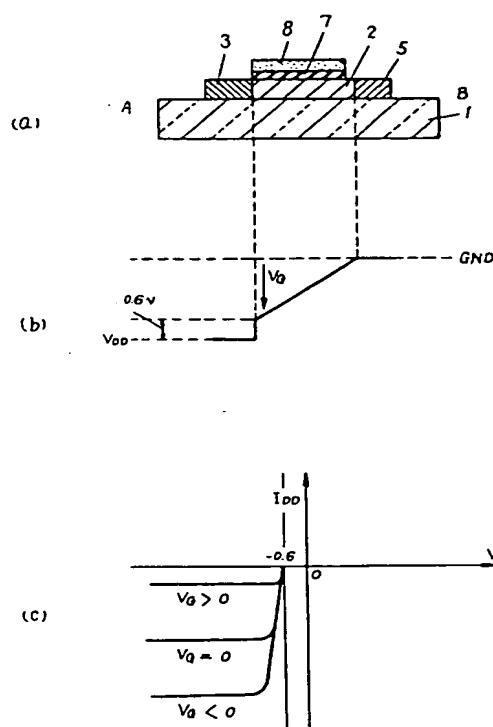
5'，6 ……拡散領域(P型)、7 ……絶縁膜、8 ……ゲート電極。

代理人の氏名 井理士 中 尾 敏 男 ほか1名

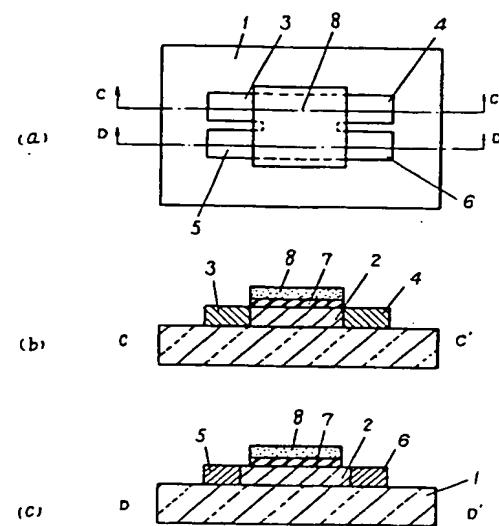
第1図



第 2 図



第 3 図



第 4 図

